Trabajo Practico 7

Arquitectura de Computadoras

Ing. Esteban Volentini (evolentini@gmail.com)

http://www.microprocesadores.unt.edu.ar/arqcom

¿De qué trataba este LAB?

- Políticas de escritura:
  - Write-Back.
  - Write-Through.
- Jerarquias de memoria:
  - Caché L2 y L3.
- Impacto de la memoria caché en la la performance de un programa:
  - Calculo de tiempo de acceso a memoria.
  - Calculo de CPI y tiempo de ejecución.

Enunciado del Problema

- Problema 1 (2do Parcial 2022)
  - Dos procesadores P1 y P2:
    - Mismo CPI en ambos (CPI=1,5)
    - Misma memoria principal (AMAT=100ns)
  - P1 con L1 de 2KiB
    - Tiempo de Hit 0,66ns
    - Tasa de fallos 8%
  - P2 con L1 de 4KiB
    - Tiempo de Hit 0,90ns
    - Tasa de fallos 6%

Solución – Planteo

1) Asumiendo que el tiempo de ciclo de los procesadores está determinado por el tiempo de acierto de sus cachés L1, indique cuáles serán sus respectivas frecuencias de reloj.

- Solución
  - El tiempo de hit del caché será igual al periodo de la señal de reloj.
  - A partir del periodo se calcula la frecuencia.

Solución en números

- Para el procesador P1

$$f_{P1} = \frac{1}{T_{Hit}} = \frac{1}{0{,}66\ ns} = 1{,}51\ GHz$$

- Para el procesador P2

$$f_{P2} = \frac{1}{T_{Hit}} = \frac{1}{0{,}90\ ns} = 1{,}11\ GHz$$

Solución – Planteo

2) Calcule el tiempo medio de acceso a memoria (en ciclos) para ambos procesadores.

- Solución
  - Calcular el tiempo de acceso a memoria.
  - Calcular el AMAT de cada caché usando ese valor como la penalidad por fallos.

Solución en números

- Para el procesador P1

$$Pf_{P1} = \frac{AMAT_{Mem}}{T_{Hit}} = \frac{100\ ns}{0{,}66\ ns} = 152\ T$$

$$AMAT_{P1} = T_{Hit} + T_f \cdot Pf = 1 + 0{,}08 \cdot 152 = 13{,}16\ T$$

- Para el procesador P2

$$Pf_{P2} = \frac{AMAT_{Mem}}{T_{Hit}} = \frac{100\ ns}{0{,}90\ ns} = 112\ T$$

$$AMAT_{P2} = T_{Hit} + T_f \cdot Pf = 1 + 0{,}06 \cdot 112 = 10{,}64\ T$$

Solución – Planteo

3) Considerando que el 36% de las instrucciones accede a memoria de datos, calcule el CPI de ambos procesadores. ¿Cuál de los dos es más rápido? ¿Cuánto más rápido?

- Solución
  - Calcular el CPI, suponer una cantidad de instrucciones N y calcular el tiempo de ejecución.

Solución en números

- Para el procesador P1

$$CPI_{P1} = CPI + Rm \cdot Tf \cdot Pf = 1{,}5 + 1{,}36 \cdot 0{,}08 \cdot 152 = 18{,}04\ T$$

$$Te_{P1} = N \cdot CPI \cdot T = N \cdot 18{,}04 \cdot 0{,}66 = 11{,}906 \cdot N$$

- Para el procesador P2

$$CPI_{P2} = CPI + Rm \cdot Tf \cdot Pf = 1{,}5 + 1{,}36 \cdot 0{,}06 \cdot 112 = 10{,}64\ T$$

$$Te_{P2} = N \cdot CPI \cdot T = N \cdot 10{,}64 \cdot 0{,}90 = 9{,}576 \cdot N$$

$$A = \frac{P_{P1}}{P_{P2}} = \frac{Te_{P2}}{Te_{P1}} = \frac{11{,}906}{9{,}576} = 1{,}243$$

Solución – Planteo

3) Para mejorar la performance del procesador más lento, se desea agregarle un caché de segundo nivel L2, y se proponen dos opciones: un caché de mapeo directo con un tiempo de acierto de 12 ciclos y una tasa de fallos de 3.5% y otro caché asociativo por conjuntos de 8 vías con un tiempo de acierto de 28 ciclos y una tasa de fallos de 1.5%. Calcule el CPI para ambos casos, e indique con cuál de las opciones se quedaría, y cuánto mejora la performance gracias a esta adición.

- Solución
  - Calcular el AMAT de cada caché y recalcular el CPI usando la penalidad por fallos como el AMAT del caché L2

Solución en números

- Para el caché de mapeo directo

$$AMAT_{L2MD} = T_{Hit} + T_f \cdot Pf = 12 + 0{,}035 \cdot 152 = 17{,}32\ T$$

$$CPI_{P1MD} = CPI + Rm \cdot Tf \cdot Pf = 1{,}5 + 1{,}36 \cdot 0{,}06 \cdot 17{,}32 = 3{,}38\ T$$

- Para el caché asociativo por conjuntos

$$AMAT_{L2AC} = T_{Hit} + T_f \cdot Pf = 28 + 0{,}015 \cdot 152 = 30{,}28\ T$$

$$CPI_{P1AC} = CPI + Rm \cdot Tf \cdot Pf = 1{,}5 + 1{,}36 \cdot 0{,}06 \cdot 30{,}28 = 4{,}79\ T$$

$$A = \frac{P_{P1MD}}{P_{P1}} = \frac{CPI_{P1}}{CPI_{P1MD}} = \frac{18{,}04}{3{,}38} = 5{,}33$$

Solución – Planteo

4) Suponga que ahora el tiempo medio de acceso de la memoria principal se duplica, y es de 200 ns, ¿sigue siendo conveniente el caché elegido en el apartado anterior? Justifique cuantitativamente su respuesta.

- Solución
  - Repetir los cálculos del apartado anterior usando el nuevo tiempo de acceso a memoria.

Solución en números

- Calculamos la nueva penalidad por fallos de L2

$$Pf_{P1} = \frac{AMAT_{Mem}}{T_{Hit}} = \frac{200\ ns}{0{,}66\ ns} = 304\ T$$

- Para el caché de mapeo directo

$$AMAT_{L2MD} = T_{Hit} + T_f \cdot Pf = 12 + 0{,}035 \cdot 304 = 22{,}54\ T$$

$$CPI_{P1MD} = CPI + Rm \cdot Tf \cdot Pf = 1{,}5 + 1{,}36 \cdot 0{,}06 \cdot 22{,}54 = 3{,}95\ T$$

- Para el caché asociativo por conjuntos

$$AMAT_{L2AC} = T_{Hit} + T_f \cdot Pf = 28 + 0{,}015 \cdot 304 = 32{,}56\ T$$

$$CPI_{P1AC} = CPI + Rm \cdot Tf \cdot Pf = 1{,}5 + 1{,}36 \cdot 0{,}06 \cdot 32{,}46 = 5{,}04\ T$$

Analizando la solución

- Sigue siendo más conveniente el cache de mapeo directo por el bajo tiempo de acceso.
- La diferencia se hace menos significativa porque la baja tasa de fallos del caché asociativo por conjuntos disimula mejor el aumento en el tiempo de acceso a la memoria/

Solución – Planteo

5) Como ahora la performance empeoró a causa de la memoria principal, se propone agregar un tercer nivel de caché, con un tiempo de acierto de 50 ciclos y una tasa de fallos del 13%. Calcule cuánto será el nuevo CPI con este caché, y cuánto será la mejora de performance que se obtiene con respecto al apartado anterior.

- Solución
  - Calcular el AMAT del cache L3 y repetir los cálculos anteriores

Solución en números

$$AMAT_{L3} = T_{Hit} + T_f \cdot Pf = 50 + 0{,}13 \cdot 304 = 89{,}52\ T$$

$$AMAT_{L2MD} = T_{Hit} + T_f \cdot Pf = 12 + 0{,}035 \cdot 89{,}52 = 15{,}13\ T$$

$$CPI_{P1MD} = CPI + Rm \cdot Tf \cdot Pf = 1{,}5 + 1{,}36 \cdot 0{,}06 \cdot 15{,}13 = 3{,}15\ T$$

$$A = \frac{3{,}95}{3{,}15} = 1{,}254$$

- Agregando el cache L3 se supera incluso la performance del procesador con la memoria original de 100 ns.

Conclusiones

- Las jerarquías de caché permiten disminuir el impacto del tiempo de acceso a memoria en la performance del procesador.
- La penalidad por fallos de un nivel es igual al AMAT del nivel siguiente.
- El CPI real del procesador es igual al CPI ideal mas la tasa de fallos por la penalidad
- Recordar las cantidades de referencias a memorias por cada instrucción
- Recordar las penalidades por las políticas de escritura

Temas Varios

- Próximas evaluaciones:
  - TP8 el miércoles 10/06 (Memoria virtual).